

ЭЛЕКТРОНИКА, ИЗМЕРИТЕЛЬНАЯ ТЕХНИКА И РАДИОТЕХНИКА

УДК 681.325.3

DOI 10.21685/2072-3059-2020-2-5

В. Н. Ашанин, А. А. Коротков

РЕАЛИЗАЦИЯ ИНТЕГРИРУЮЩЕГО АНАЛОГО-ЦИФРОВОГО ПРЕОБРАЗОВАТЕЛЯ С ПРОМЕЖУТОЧНОЙ ШИРОТНО-ИМПУЛЬСНОЙ МОДУЛЯЦИЕЙ

Аннотация.

Актуальность и цели. Технологический прорыв в области интегральной электроники обеспечивает производство датчиковой аппаратуры с высокими метрологическими характеристиками, расширение их динамического диапазона преобразования, что, в свою очередь, делает актуальной задачу совершенствования вторичных измерительных преобразователей информации. В связи с этим в работе решается задача повышения точности интегрирующего аналого-цифрового преобразователя напряжения с промежуточным преобразованием в интервал времени.

Материалы и методы. Подробно описан алгоритм работы интегрирующего аналого-цифрового преобразования напряжения в интервал времени, обеспечивающий повышение точности преобразования за счет компенсации погрешности от краевых эффектов. Для разработки имитационной модели, подтверждающей корректность функционирования алгоритма, была использована программная среда NI Multisim 12.0.

Результаты. Разработана имитационная модель интегрирующего аналого-цифрового преобразователя напряжения в интервал времени. Приведено аналитическое описание реализации алгоритма, а также описание имитационной модели, реализующей алгоритм. Полученные результаты исследования линейности функции преобразования предлагаемого устройства подтверждают корректность функционирования алгоритма.

Выводы. Разработанная в программной среде NI Multisim имитационная модель, реализующая алгоритм интегрирующего аналого-цифрового преобразователя напряжения в интервал времени, показала высокую линейность преобразования. При заданных параметрах аналоговых узлов, стремящихся к идеальным, погрешность линейности функции преобразования отсутствует.

Ключевые слова: интегрирующий аналого-цифровой преобразователь напряжения в интервал времени, аналоговый интегратор, погрешность от краевых эффектов, время-импульсная модуляция, имитационная модель.

© Ашанин В. Н., Коротков А. А., 2020. Данная статья доступна по условиям всемирной лицензии Creative Commons Attribution 4.0 International License (<http://creativecommons.org/licenses/by/4.0/>), которая дает разрешение на неограниченное использование, копирование на любые носители при условии указания авторства, источника и ссылки на лицензию Creative Commons, а также изменений, если таковые имеют место.

IMPLEMENTATION OF AN INTEGRATING ANALOG-DIGITAL CONVERTER WITH INTERMEDIATE PULSE LATESTIMATION MODULATION

Abstract.

Background. The technological breakthrough in the field of integrated electronics provides the production of sensor equipment with high metrological characteristics, expansion of their dynamic range of conversion, which, in turn, makes improving secondary measuring converters of information relevant. In this regard, the problem of increasing the accuracy of an integrating analog-digital voltage converter with an intermediate transformation in the time interval is solved in the work.

Materials and methods. The article describes the detailed algorithm of the integrating analog-digital voltage conversion in the time interval, which provides an increased accuracy of the conversion due to compensation of the error from the edge effects. To develop a simulation model that confirms the correct functioning of the algorithm, the software environment NI Multisim 12.0 was used.

Results. A simulation model of an integrating analog-digital voltage converter to time interval has been developed. An analytical description of the algorithm implementation is given, as well as a description of the simulation model that implements the algorithm. The obtained investigation results of the linearity of the proposed device transformation function confirm the correct functioning of the algorithm.

Conclusions. The simulation model developed in the NI Multisim software environment that implements the algorithm of the integrating analog-to-digital voltage converter in the time interval showed high linearity of the conversion. With the given parameters of the analog nodes tending to ideal, there is no linearity error of the conversion function.

Keywords: integrating analog-to-digital converter of voltage in time interval, analog integrator, error from edge effects, time-pulse modulation, simulation model.

Введение

Интегрирующие аналого-цифровые преобразователи (АЦП) напряжения сигма-архитектуры с суммированием результатов преобразования частных циклов обладают высокой линейностью преобразования, эффективным подавлением внешних помех и внутренних шумов активных элементов [1, 2]. В силу специфики схемной реализации и алгоритма преобразования наибольшее распространение получили сигма-АЦП с промежуточной импульсно-разностной модуляцией напряжения, более известные как $\Sigma\Delta$ -АЦП. Их несомненным достоинством является высокая линейность функции преобразования, позволяющая реализовывать многоразрядные АЦП по цифровой интегральной технологии [3]. Однако, поскольку они относятся по классификационным признакам к сигнальным АЦП [4], их применение для решения задач измерительной техники, требующих привязки результата измерения ко времени измерения, сопряжено с определенными трудностями. Последние определяются нелинейной зависимостью длительности переходного процесса, возникающего при изменении входного напряжения из-за применения цифрового фильтра-дециматора с бесконечной импульсной характеристикой [5, 6]. Именно по этой причине для решения задач измерительной техники представляется целесообразной реализация алгоритма сигма-Т АЦП

на основе малоразрядных интегрирующих преобразователей напряжения в интервал времени с последующим суммированием результатов преобразования примыкающих частных циклов [2].

1. Описание алгоритма функционирования малоразрядного интегрирующего преобразователя напряжения в интервал времени

Известен интегрирующий преобразователь напряжения в интервал времени [6], недостатком которого является наличие погрешности дискретизации, приводящей при суммировании результатов частных циклов к погрешности преобразования от краевых эффектов. Целью данной работы является повышение точности преобразования за счет понижения данной составляющей погрешности. Поставленная цель достигается схемотехническим изменением структуры преобразователя и алгоритма его работы.

На рис. 1 изображена структурная электрическая схема предлагаемого интегрирующего аналого-цифрового преобразователя напряжения с промежуточной время-импульсной модуляцией (ВИМ), на рис. 2 – временные диаграммы напряжений в различных точках схемы, поясняющие принцип его работы (A – выходное напряжение генератора тактовой частоты δ , B – выходное напряжение интегратора 1, B – выходное напряжение ключа 3, Γ – выходное напряжение интегратора 5).

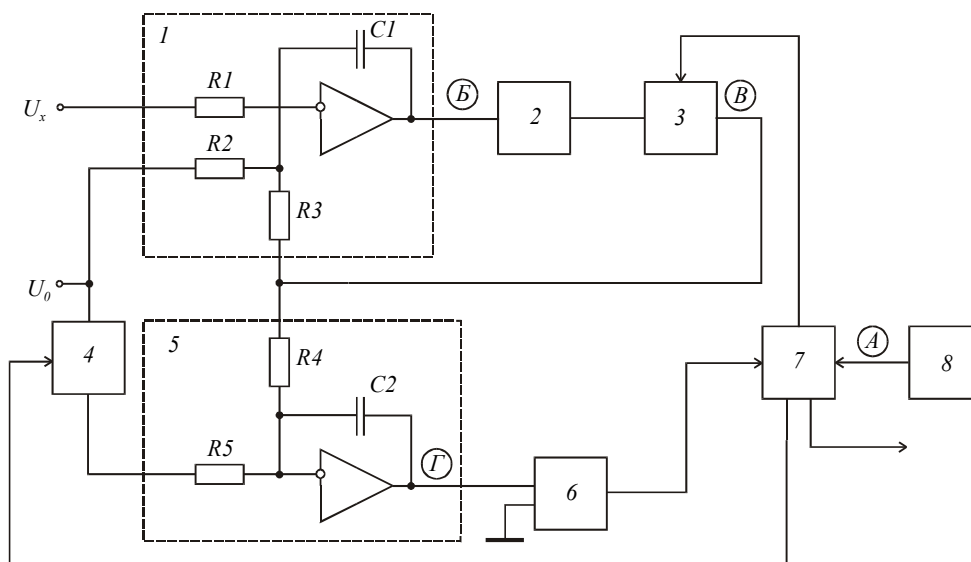


Рис. 1. Структурная электрическая схема интегрирующего АЦП с промежуточной ВИМ: 1 – первый инвертирующий интегратор; 2 – неинвертирующий усилитель напряжения; 3 и 4 – аналоговые ключи; 5 – второй инвертирующий интегратор; 6 – неинвертирующий усилитель напряжения – нуль-орган; 7 – устройство управления; 8 – генератор тактовой частоты

Работу преобразователя рассмотрим, начиная с момента времени t_1 (рис. 2). В этот момент ключ 3 разомкнут и интегратор 1 находится в начальном нулевом состоянии. Рассмотрим случай, когда преобразуемое входное U_x и опорное U_0 напряжения положительны.

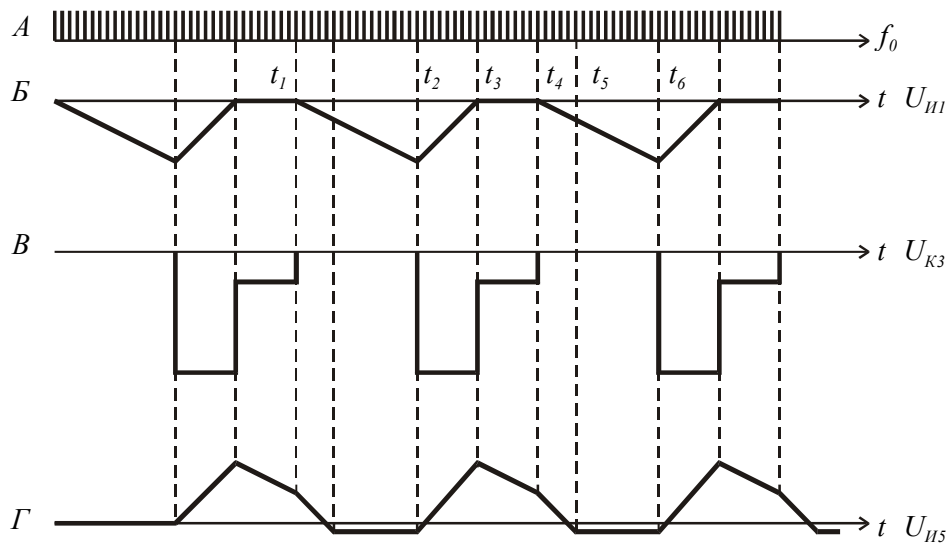


Рис. 2. Временные диаграммы

Начиная с момента t_1 напряжение на выходе интегратора I , изменяясь по закону

$$U_{и1}(t) = -U_x(t-t_1)/R_1C_1 - U_0(t-t_1)/R_2C_1,$$

достигает в момент времени t_2 , соответствующий половине частного цикла преобразования $T_{ц}$, значения

$$U_{и1}(t_2) = -U_x(t_2-t_1)/R_1C_1 - U_0(t_2-t_1)/R_2C_1, \quad (1)$$

где R_1 , R_2 и C_1 – элементы, входящие в схему интегратора I , определяющие его постоянную времени.

В этот же момент времени по сигналу с устройства управления 7 замыкается ключ 3, и выходное напряжение отрицательной полярности, равное напряжению насыщения $U_{нс}$ неинвертирующего усилителя 2, поступает на третий вход интегратора I и первый вход интегратора 5.

На интервале времени от t_2 до t_3 напряжение на выходе интегратора I изменяется по закону

$$U_{и1}(t) = U_{и1}(t_2) - U_{нс}(t-t_2)/R_3C_1 - U_0(t-t_2)/R_2C_1 - U_x(t-t_2)/R_1C_1.$$

В момент t_3 достижения выходного напряжения интегратора I значения

$$U_{и1}(t_3) = U_{и1}(t_2) - U_{нс}(t_3-t_2)/R_3C_1 - U_0(t_3-t_2)/R_2C_1 - U_x(t_3-t_2)/R_1C_1 \quad (2)$$

усилитель 2 выходит из насыщения, в результате чего замыкается контур глубокой отрицательной обратной связи, охватывающий через ключ 3 последовательно включенные интегратор I , усилитель 2. Замкнутый контур представляет собой апериодическое звено первого порядка с постоянной времени R_3C_1/K_2 , где K_2 – коэффициент усиления усилителя 2. Значение постоянной времени очень мало, поскольку K_2 весьма велико. В результате напряжение обратной связи на выходе замкнутой системы в момент t_3 , после короткого переходного процесса, становится равным

$$U_{oc} = -U_xR_3/R_1 - U_0R_3/R_2.$$

Начиная с момента t_3 на выходе интегратора I устанавливается напряжение

$$U_{н1}(t) = U_{oc}/K_2,$$

что позволяет полагать $U_{н1}(t_3) \approx 0$ с учетом большого значения коэффициента K_2 .

Вследствие этого выражение (2) приравниваем нулю. Откуда следует

$$U_{нc}(t_3 - t_2)R_3C_1 = -U_0(t_3 - t_2)R_2C_1 - U_x(t_3 - t_2)R_1C_1 + U_{н1}(t_2).$$

Подставляя сюда выражение (1) для интегратора $U_{н1}(t_2)$, получим

$$U_{нc}(t_3 - t_2)/R_3C_1 = -U_0(t_3 - t_2)/R_2C_1 - U_x(t_3 - t_2)/R_1C_1 - U_x(t_2 - t_1)/R_1C_1 - U_0(t_2 - t_1)/R_2C_1,$$

откуда имеем

$$U_{нc}(t_3 - t_2) = U_0(t_3 - t_1)R_3/R_2 - U_x(t_3 - t_1)R_3/R_1.$$

Искомая площадь сигнала на выходе ключа 3 будет определяться выражением

$$U_{нc}(t_3 - t_2) + U_0(t_4 - t_3) = U_0(t_3 - t_1)R_3/R_2 - U_x(t_3 - t_1)R_3/R_1 - U_0(t_4 - t_3)R_3/R_2 - U_x(t_4 - t_3)R_3/R_1,$$

или, поскольку $t_4 - t_1 = T_{ц}$, получим

$$U_{нc}(t_3 - t_2) + U_0(t_4 - t_3) = -U_xT_{ц}R_3/R_1 - U_0T_{ц}R_3/R_1.$$

Сигнал с выхода ключа 3 поступает в течение интервала от t_2 до t_4 на второй аналоговый интегратор 5 , который к моменту t_2 находится в начальном состоянии. В результате напряжение на выходе интегратора 5 к моменту t_4 достигает значения

$$U_{н4}(t_4) = -U_{нc}(t_3 - t_2)/R_4C_2 - U_{oc}(t_4 - t_3)R_4/C_2 - U_0(t_4 - t_2)/R_5C_2.$$

С момента t_4 начинается интегрирование опорного напряжения и в момент времени, непосредственно предшествующий t_5 , выходное напряжение интегратора 5 достигает нулевого уровня, что приводит к срабатыванию нуля-органа 6 , скачком изменяющего свое выходное напряжение. Соответствующий сигнал поступает на устройство управления 7 , которое, с приходом первого очередного импульса генератора тактовой частоты, выдает сигнал на размыкание ключа 4 .

Определим длительность интервала времени $T_x = t_5 - t_4$, который и является информативным. Окончательно получим

$$\Delta T = t_5 - t_4 = R_5C_2U_{н4}(t_4)/U_0 = T(R_5R_3/R_1R_4)(U_x/U_0) + T(R_5R_3/R_2R_4) - T/2.$$

Интегратор 5 находится в начальном ненулевом состоянии до момента времени t_6 , когда начинается новый цикл работы преобразователя, который учитывает остаток интегрального значения входного напряжения за предыдущий частный цикл преобразования.

Выходной код устройства управления 7 интегрирующего АЦП напряжения определяется как сумма результата преобразования за несколько при-мыкающих частных циклов преобразователя напряжения в интервал времени, что, естественно, уменьшает погрешность дискретизации кратно числу суммируемых циклов.

2. Реализация алгоритма в виде имитационной модели

Рассмотренный алгоритм реализован в программной среде NI Multisim. Модель и осциллограммы ее работы представлены на рис. 3 и 4 соответственно. Каждый полный цикл преобразования (в разработанной модели 20 мс) содержит 10 частных циклов по 2 мс, за длительность которых умещается по 10^4 периодов кодирующих импульсов частотой 5 МГц.

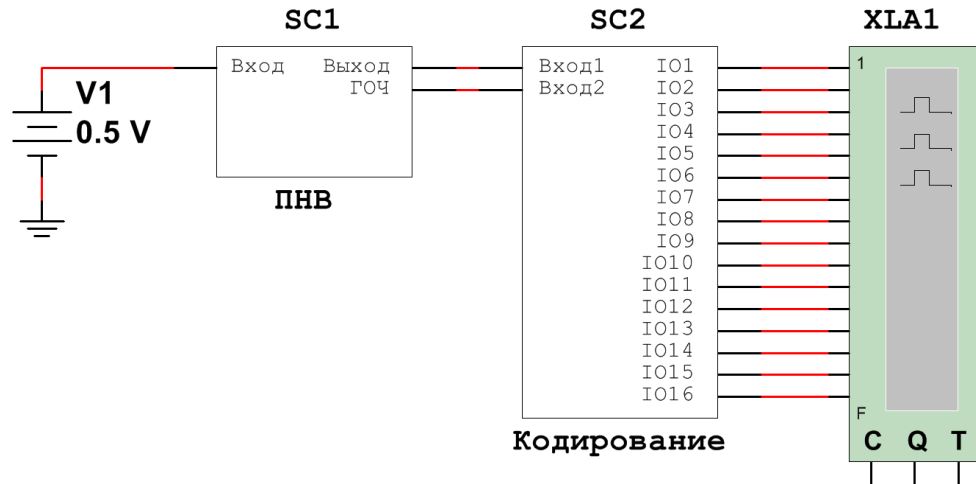


Рис. 3. Multisim-модель преобразователя напряжение-время с идеальными параметрами элементов

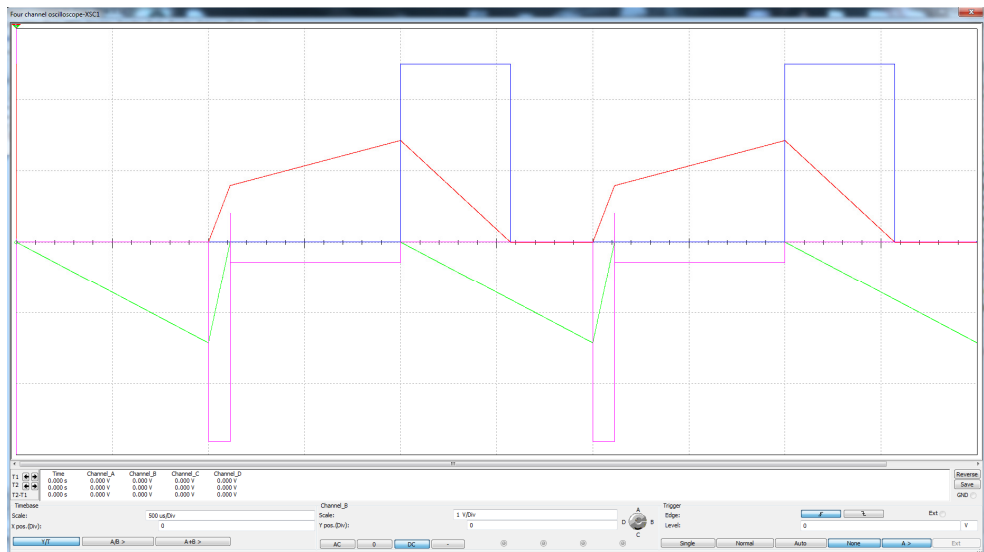


Рис. 4. Осциллограммы работы преобразователя напряжение-время

Осциллограммы снизу-вверх принадлежат следующим выходным напряжениям узлов функциональной схемы: ключа 3, интегратора 1, интегратора 5, второго выхода устройства управления (УУ) (информативный интервал, он же сигнал управления ключом 4).

Поскольку модельный лист имеет размерные ограничения, устройство структурно разделено на две подсистемы (SC1 и SC2), имитирующие преобразователь напряжения в интервал времени и подсистему кодирования информативного интервала $t_4...t_5$. Входное напряжение задается источником V1. Блок XLA1 представляет собой 16-разрядный логический анализатор. Все аналоговые узлы модели имеют заданные параметры, стремящиеся к идеальным.

Подсистема SC1 (рис. 5) полностью соответствует функциональной схеме на рис. 1 (отличается лишь присутствием осциллографа для отладки и наличием непосредственно в подсистеме ИОН – источника опорного напряжения U_0).

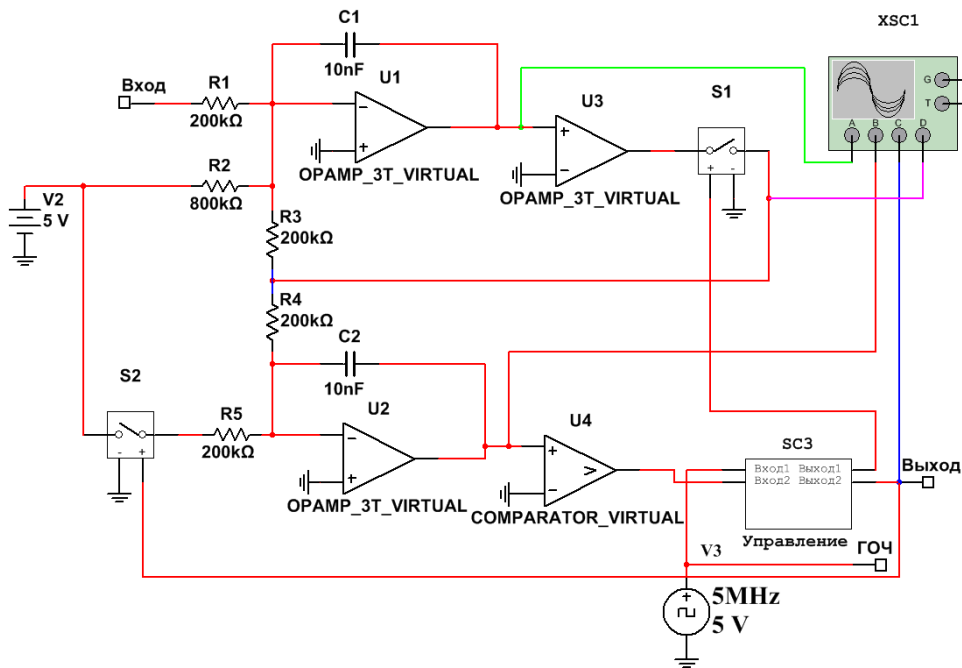


Рис. 5. Подсистема SC1

ИОН представлен блоком V2, генератор опорной частоты (ГОЧ) – V3. Аналоговый интегратор 1 реализован на операционном усилителе ОУ (U1), конденсаторе C1 и резисторах R1–R3. Второй интегратор 5 построен на ОУ (U2), C2, R4, R5; неинвертирующий усилитель – на ОУ U3; нуль-орган – на компараторе U4; аналоговые ключи 3 и 4 – на блоках S1 и S2 соответственно. Блок устройства управления УУ реализован в подсистеме SC3 (рис. 6).

Устройство управления представляет собой последовательно соединенные делитель частоты (блоки U5–U7), логические элементы НЕ (U8, U9) и RS-триггер (SC4). Делитель частоты необходим, чтобы задавать соотношение длительности частных циклов преобразования и тактирующих (кодирующих) импульсов. Делитель может быть реализован разными способами. В данной модели сигнал управления ключом 3 имеет период 2 мс и скважность 2. Логические элементы НЕ перед триггером формируют необходимые фронты для управления ключом 4. С выхода триггера снимается управляющий сигнал, который представляет собой информативный интервал $t_4...t_5$. Второй выход подсистемы управления соединен с первым входом подсистемы коди-

рования (SC2), так же как и выход генератора опорной частоты ГОЧ подсистемы SC1 со вторым входом подсистемы SC2 (рис. 7).

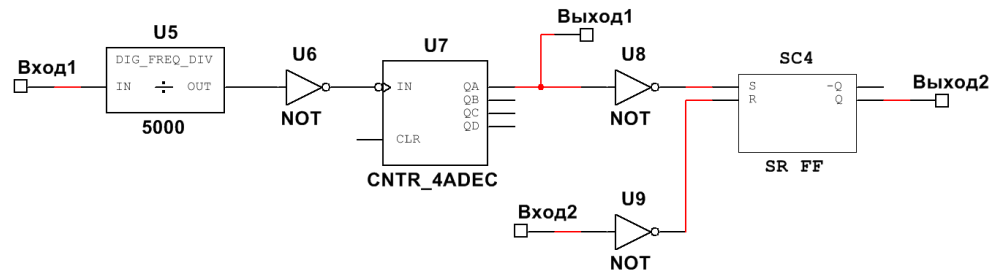


Рис. 6. Устройство управления

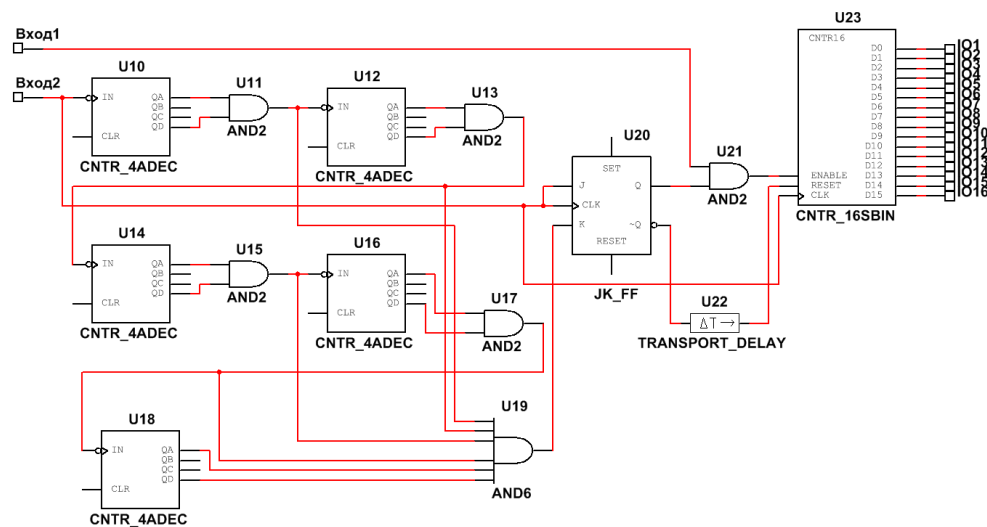


Рис. 7. Подсистема SC2

Подсистема кодирования (SC2) представляет собой последовательно соединенные формирователь полного цикла (U10–U20) и непосредственно кодирующий счетчик (U23). Делитель частоты (пять 4-разрядных десятичных счетчиков и логические И-блоки U10–U19) и JK-триггер (U20) формируют последовательность полных циклов преобразования по 20 мс. Логический элемент И (U21) совмещает длительности полного цикла и последовательности информативных интервалов ΔT . Цифровая задержка (U22) сброса счетчика необходима, чтобы счетчик учел в полном цикле все 10 информативных интервалов частных циклов преобразования.

В ходе тестирования разработанной модели был проведен ряд замеров выходного двоичного кода. На вход преобразователя напряжение-время подавалось напряжение в диапазоне от -1 до 1 В с шагом $0,05$ В. Модель показала отсутствие методической погрешности преобразования от краевых эффектов и, как следствие, идеальную линейность преобразования. При переводе двоичного выходного кода в десятичную форму получились значения от 5000 до 45000 с шагом 1000 . Значение количества кодирующих импульсов 5000 в полном цикле при входном сигнале -1 В свидетельствует о наличии

запаса в диапазоне значений преобразуемого напряжения ($\pm 0,25$ В). Диапазон значения преобразуемого напряжения определяется отношением сопротивлений R_5R_3/R_2R_4 и величиной опорного напряжения. Так, например, путем простых манипуляций с сопротивлением R_2 можно менять длительность ΔT относительно длительности частного цикла. Шагу 0,05 В соответствует 1000 периодов кодирующих импульсов; поскольку в данной модели полный цикл содержит 10 частных, то 10 кодирующим импульсам соответствует изменение входного напряжения на 0,0005 В. Задействованы все 16 разрядов двоичного счетчика.

Несложно собрать модель устройства с более высокой частотой заполнения информативного интервала кодирующими импульсами (путем модификации/добавления делителя частоты и повышения частоты ГОЧ) для преобразования малых значений напряжения (единицы микровольт) и, таким образом, получить разрешающую способность более 16 бит, однако работу имитационной модели такого устройства будет сложно оценить средствами NI Multisim. Связано это с необходимостью расстановки последовательно соединенных счетчиков с переносом и соответствующего количества блоков логического анализатора. Для оценки достоверности корректности работы алгоритма вполне подходит разработанная модель 16-разрядного интегрирующего АЦП.

Также, помимо линейности функции преобразования, была исследована реакция АЦП на сетевую помеху в виде гармонического входного сигнала (синусоида) частотой 50 Гц и амплитудой 1 В. В данном случае на выходе логического анализатора отобразился код, свидетельствующий о практически полном подавлении сетевой помехи. Для гармонического воздействия частотой 50, 49,5, 49 Гц помехоподавление интегрирующего АЦП без входного фильтра составило $-76,5$, $-70,5$, $-55,7$ дБ соответственно.

Заключение

Представленный алгоритм интегрирующего АЦП с промежуточным преобразованием напряжения в интервал времени работает корректно, обеспечивая высокую линейность преобразования, что подтверждает приведенная имитационная модель. Исследования линейности преобразования показывают, что при идеальных параметрах аналоговых узлов отклонения полностью отсутствуют. Симуляция реакции преобразователя напряжение-время на сетевую помеху показала достаточно высокое ее подавление. Для увеличения значения ее подавления возможно использование весового интегрирования входного напряжения, подробно описанного в монографии [2].

Библиографический список

1. **Ашанин, В. Н.** $\Sigma\Delta$ -АЦП: основы теории и проектирование : монография / В. Н. Ашанин, Б. В. Чувькин, Э. К. Шахов. – Пенза : Инф.-изд. центр ПензГУ, 2009. – 188 с.
2. **Ашанин, В. Н.** Теория интегрирующего аналого-цифрового преобразования : монография / В. Н. Ашанин, Б. В. Чувькин, Э. К. Шахов. – Пенза : Инф.-изд. центр ПензГУ, 2009. – 214 с.
3. **Ashaniin, V. N.** Development of Engineering Application for a Choice of Data Converters with Sigma Delta Architecture / V. N. Ashanin, B. V. Chuvykin,

- A. A. Korotkov, I. A. Sidorova // Selected, peer reviewed papers from the 2015 The 5th International Workshop on Computer Science and Engineering-Information Processing and Control Engineering (WCSE 2015-IPCE), (Russia, Moscow, April 15–17, 2015). – Moscow, 2015. – P. 251–254.
4. **Шлыков, Г. П.** Характеристики измерительных и сигнальных аналого-цифровых преобразователей / Г. П. Шлыков // Цифровая информационно-измерительная техника : межвуз. сб. науч. тр. – Вып. 11. – Пенза : Изд-во Пенз. политехн. ин-та, 1981. – С. 26–29.
 5. **Ашанин, В. Н.** Особенности оценки погрешности измерения преобразователей информации с передискретизацией сигнала / В. Н. Ашанин, Б. В. Чувькин // Современные информационные технологии : сб. ст. Междунар. науч.-техн. конф. – Вып. 10. – Пенза : ПГТА, 2009. – С. 10–11.
 6. **Ашанин, В. Н.** Метод определения длительности переходного процесса в $\Sigma\Delta$ -АЦП с однобитным Δ -модулятором высокого порядка / В. Н. Ашанин, Б. В. Чувькин, Р. Г. Тер-Аракелян // Известия высших учебных заведений. Поволжский регион. Технические науки. – 2010. – № 3 (15). – С. 70–81.
 7. **Ашанин, В. Н.** Преобразователь напряжения во временной интервал / В. Н. Ашанин, В. С. Гутников // Приборы и системы управления. – 1982. – № 9. – С. 31–32.

References

1. Ashanin V. N., Chuvykin B. V., Shakhov E. K. *$\Sigma\Delta$ -ATsP: osnovy teorii i proektirovaniye: monografiya* [*$\Sigma\Delta$ -ATsP: fundamentals of theory and design: monograph*]. Penza: Inf.-izd. tsentr PenzGU, 2009, 188 p. [In Russian]
2. Ashanin V. N., Chuvykin B. V., Shakhov E. K. *Teoriya integriruyushchego analogo-tsifrovogo preobrazovaniya: monografiya* [Theory of integrating analog and digital conversion: monograph]. Penza: Inf.-izd. tsentr PenzGU, 2009. – 214 s. [In Russian]
3. Ashanin V. N., Chuvykin B. V., Korotkov A. A., Sidorova I. A. *Selected, peer reviewed papers from the 2015 The 5th International Workshop on Computer Science and Engineering-Information Processing and Control Engineering (WCSE 2015-IPCE), (Russia, Moscow, April 15–17, 2015)*. Moscow, 2015, pp. 251–254.
4. Shlykov G. P. *Tsifrovaya informatsionno-izmeritel'naya tekhnika: mezhvuz. sb. nauch. tr.* [Digital information and measurement technology: university collected works]. Issue 11. Penza: Izd-vo Penz. politekh. in-ta, 1981, pp. 26–29. [In Russian]
5. Ashanin V. N., Chuvykin B. V. *Sovremennye informatsionnye tekhnologii: sb. st. Mezhdunar. nauch.-tekhn. konf.* [Modern information technology: proceedings of International scientific and technical conference]. Issue 10. Penza: PGTA, 2009, pp. 10–11. [In Russian]
6. Ashanin V. N., Chuvykin B. V., Ter-Arakelyan R. G. *Izvestiya vysshikh uchebnykh zavedeniy. Povolzhskiy region. Tekhnicheskie nauki* [University proceedings. Volga region. Engineering sciences]. 2010, no. 3 (15), pp. 70–81. [In Russian]
7. Ashanin V. N., Gutnikov V. S. *Pribory i sistemy upravleniya* [Instruments and control systems]. 1982, no. 9, pp. 31–32. [In Russian]

Ашанин Василий Николаевич

кандидат технических наук, доцент,
заведующий кафедрой электроэнергетики
и электротехники, Пензенский
государственный университет (Россия,
г. Пенза, ул. Красная, 40)

E-mail: eltech@pnzgu.ru

Ashanin Vasily Nikolaevich

Candidate of engineering sciences, associate
professor, head of the sub-department
of electric power and electrical engineering,
Penza State University (40 Krasnaya
street, Penza, Russia)

Коротков Алексей Александрович
инженер-конструктор II категории,
Научно-исследовательский институт
электронно-механических приборов
(Россия, г. Пенза, ул. Каракозова, 44);
аспирант, Пензенский государственный
университет (Россия, г. Пенза,
ул. Красная, 40)

E-mail: lexifer@mail.ru

Korotkov Aleksey Aleksandrovich
Design engineer of the 2nd category,
Research Institute of Electronic
and Mechanic Devices (44 Karakozova
street, Penza, Russia); postgraduate
student, Penza State University
(40 Krasnaya street, Penza, Russia)

Образец цитирования:

Ашанин, В. Н. Реализация интегрирующего аналого-цифрового преобразователя с промежуточной широтно-импульсной модуляцией / В. Н. Ашанин, А. А. Коротков // Известия высших учебных заведений. Поволжский регион. Технические науки. – 2020. – № 2 (54). – С. 43–53. – DOI 10.21685/2072-3059-2020-2-5.